

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020010087657 A
(43)Date of publication of application: 21.09.2001

(21)Application number: 1020000011532
(22)Date of filing: 08.03.2000

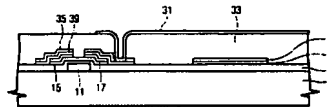
(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.
(72)Inventor: JANG, YONG GYU

(51)Int. Cl G02F 1/136

(54) HYBRID-TYPE COMPOSITE COLOR LIQUID CRYSTAL DISPLAY

(57) Abstract:

PURPOSE: A hybrid-type color liquid crystal display is provided to form a structure providing a color filter layer on a thin film transistor without employing an additional process by utilizing the characteristics of a pixel electrode of a hybrid-type color liquid crystal display. **CONSTITUTION:** A thin film transistor is a bottom gate type. A source/drain electrode and a reflective electrode are made of an identical metal layer. The reflective electrode is comprised of a pair of metal layers. A lower layer of the reflective electrode is a chrome layer(39) and an upper layer thereof is a reflective electrode unit(35) made of an aluminum layer. A gate pattern(11), which serves as a metal layer, is formed on a glass substrate(10). The gate pattern(11) includes a gate electrode, a gate line, and a gate pad. A gate insulating layer(13) of a silicon nitride or a silicon oxide is provided on the glass substrate(10) where the gate pattern(11) is formed. A semiconductor layer(15), such as an amorphous silicon, is formed on the gate insulating layer(13) and then patterned to leave an active region. And after forming the semiconductor layer(15), and before patterning it, a silicon layer containing impurities in great quantity is layered, wherein the silicon layer serves as an ohmic contact layer(17). The chrome layer(39) and the reflective electrode unit(35) are sequentially layered and patterned to form a data line connected to the source/drain electrode and a source electrode.



COPYRIGHT 2001 KIPO

Legal Status

Date of request for an examination (20050308)
Notification date of refusal decision (00000000)
Final disposal of an application (registration)
Date of final disposal of an application (20070309)
Patent registration number ()

Date of registration (00000000)

Number of opposition against the grant of a patent ()

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/136

(11) 공개번호 특2001-0087657
(43) 공개일자 2001년09월21일

(21) 출원번호 10-2000-0011532
(22) 출원일자 2000년03월08일
(71) 출원인 삼성전자 주식회사
(72) 발명자 경기 수원시 팔달구 매탄3동 416
장용규
(74) 대리인 경기도수원시팔달구매탄3동1158-3번지
임창현, 권혁수

심사청구 : 없음

(54) 반사 투과 복합형 컬러 액정표시장치

요약

본 발명은 반사 투과 복합형 박막트랜지스터 액정표시장치에 관한 것으로, 박막트랜지스터의 드레인 전극과 연결되는 화소전극이 절연성의 컬러 필터층을 중간에 두고 상부 투명전극층과 하부 반사전극층의 두 부분으로 이루어지는 것을 특징으로 한다.

본 발명에 따르면 종래의 반사형 박막트랜지스터 액정표시장치에서는 설치에 곤란함이 있는, 박막트랜지스터 위에 컬러 필터층을 형성하는 구조를 공정의 부담 없이 형성할 수 있게 된다.

대표도

도3

명세서

도면의 간단한 설명

도1 및 도2는 반사 투과 복합형액정표시장치의 한 예에서의 박막트랜지스터측 기판의 각 화소부 평면도 및 측면도 이다.

도 3은 본 발명의 일 실시예에서의 화소부 하부 기판의 단면을 나타내는 단면도이다.

도 4는 본 발명의 다른 실시예에서의 화소부 하부 기판의 단면을 나타내는 도면이다.

도5는 본 발명의 또다른 실시예의 화소부 하부 기판 단면을 나타내는 단면도이다.

※ 도면의 주요 부분에 대한 부호의 설명

10: 기판 11: 게이트 패턴
13: 게이트 절연막 15: 반도체층
17: 오믹 콘택층 19: 소오스/드레인 전극
21: 투명전극 패턴 23: 보호막
25: 반사막 패턴 27: 투과 영역
31: 투명전극부 33: 컬러 필터
35: 반사전극부 39: 크롬층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반사 투과 복합형 컬러 액정표시장치에 관한 것으로서, 보다 상세하게는 컬러 필터층을 화소 전극 형성 기판에 설치하는 박막트랜지스터 액정표시장치에 관한 것이다.

박막트랜지스터액정표시장치는 액티브 매트릭스 방식 액정표시장치의 대표적인 형태로, 각 화소의 조절에 트랜지스터라는 능동성 비선형 소자를 사용하게 된다. 박막트랜지스터액정표시장치에서는 반도체 기판 상에 트랜지스터 소자를 형성하는 반도체장치의 경우와 달리 글래스 기판 상에 트랜지스터를 형성하

게 되므로 이에 따른 몇 가지 특징을 보인다. 박막트랜지스터액정표시장치는 이들 트랜지스터를 형성하는 방법에는 게이트를 채널의 위쪽에 형성하느냐 아래쪽에 형성하느냐에 따라서 탑 게이트 방식과 바텀 게이트 방식으로 형태적으로 나눌 수 있으며, 채널을 이루는 반도체를 아몰퍼스 하느냐 폴리실리콘으로 하느냐에 따라 아몰퍼스 실리콘 타입, 폴리실리콘 타입으로 나눌 수 있다.

또한, 자체로서 빛을 발하지 못하는 액정의 특성에 따라 박막트랜지스터액정표시장치를 포함하는 액정표시장치는 패널 후면에 독립적인 광원을 설치하여 빛이 액정 패널을 투과하면서 액정 패널의 화상이 사용자에게 인식되는 투과형과 전면에 설치된 광원이나 외부 광이 반사되면서 액정 패널의 화상이 인식되는 반사형으로 나눌 수 있다.

박막트랜지스터액정표시장치에서 각 화소마다 형성되는 화소전극은 반사형 액정 표시장치의 경우 주로 알미늄을 스퍼터링으로 적층하여 포토리소그래피와 식각 공정을 통해 화소 상당 부분에 형성하게 되는데 전기적으로 트랜지스터의 소오스 전극과 콘택을 통해 연결되어 있으며 반사판의 역할을 하게 된다.

그리고 백라이트형 혹은 투과형 박막트랜지스터액정표시장치의 화소전극은 화소전극을 통해 빛이 통과하여 사용자의 눈에 들어오게 되므로 투명한 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등으로 형성된다.

현재의 한 추세를 보면, 노트북 컴퓨터와 같이 대화면 고품위의 화상을 요구하는 곳에서도 전력의 소모를 줄이면서 외광을 이용하여 최대한 고품위의 화상을 구현할 수 있는 반사형 박막트랜지스터액정표시장치에 대한 많이 모색이 이루어지고 있으며, 반사형과 투과형, 두 가지 형태의 장점을 살려서 주변 광도의 변화에도 불구하고 사용 환경에 맞게 적절한 시인성을 확보할 수 있는 반사 투과 복합형액정표시장치가 이미 샤프사를 통해 소개된 바 있다.

도1 및 도2는 반사 투과 복합형액정표시장치의 한 예에서의 박막트랜지스터측 기판의 각 화소부 평면도 및 측면도이다. 소개된 반사 투과 복합형액정표시장치는 기존의 박막트랜지스터측 기판(10)의 전극 형성과정에서 화소전극을 형성할 때 보호막(23) 적층 전에 일단 투명전극 패턴(21)을 투명전극층으로 형성하고, 보호막(23) 위에 알미늄이나 크롬 등의 금속막 즉 반사막층을 스퍼터링 등의 방법으로 형성한 다음 원하는 반사막 패턴(25)을 마스크 공정 즉 포토리소그래피와 에칭을 이용하여 형성하는 방법을 사용하고 있다. 이런 방법을 통해 보호막(23) 위에는 반사막층이나 투명전극층으로 된 화소전극이 전혀 남아있지 않은 화소전극 외부영역, 투명전극만 남아있는 투과영역(27), 반사막 패턴(25)이 남아있는 반사영역이 구분 형성된다.

한편, 화상을 컬러로 표시하기 위해 화면을 이루는 화소는 빨강(R), 초록(G), 파랑(B) 혹은 마젠타(M), 옐로우(Y), 시안(C)의 색조를 가지고, 화면 전체를 통해 각 색조의 화소가 번갈아가면서 주기적인 배열된다. 그리고 이들 화소들이 조합을 통해 전체 색상을 구현하게 된다.

화면을 이루는 개개의 화소가 상술한 3가지 색조 가운데 한 가지를 가지도록 하기 위해 컬러 필터가 사용된다. 컬러형 액정표시장치에서 대개 액정에 전계를 조절하는 전극을 하부 기판에 설치한다면 컬러 필터와 공통 전극은 빛이 출사되는 상부 기판에 하나의 층상 구조를 가지도록 설치된다. 상부 기판에 컬러 필터층을 형성하기 위해서는, 기판에 투명한 공통전극 형성, 배향막 형성, 러빙 같은 비교적 간단한 공정으로 형성되는 흑백화면의 경우에 비해 3가지 색조 각각에 대한 한 번씩의 물질층 적층과 노광을 통한 패터닝 공정이 추가적으로 요청되고, 각 화소를 중간에서 색조가 겹쳐지는 것을 방지하기 위해 그물 모양의 블랙 매트릭스 형성을 위해 또 한번의 물질층 적층과 노광을 통한 패터닝 공정이 필요하다.

또한, 컬러 필터층 형성 후 공통전극층을 형성하는 과정에서 많은 제한을 받을 수 있으므로 액정표시장치 형성을 위한 전체 공정이 매우 번거롭게 된다.

이런 문제점을 개선하기 위해 박막트랜지스터가 형성되는 하부 기판에 컬러 필터층을 형성하는 방법이 모색될 수 있다. 하부 기판의 박막트랜지스터 위쪽에 컬러 필터층을 형성할 경우, 컬러 필터층 자체가 박막트랜지스터 위쪽에 형성되는 절연막 내지 보호막의 역할을 할 수도 있으므로 별도의 절연막 패턴 형성 없이 박막트랜지스터 구조 위에 직접 컬러층을 형성시킬 수 있고, 박막트랜지스터에 신호를 주는 게이트 라인이나 데이터 라인을 블랙 매트릭스 대용으로 사용할 수 있으므로 공정 단계를 줄일 수 있다는 이점이 있다.

그런데, 대개 박막트랜지스터 위에 컬러 필터를 형성하는 경우는 투과형 박막트랜지스터 액정표시장치에 대한 것이며, 컬러 필터층에는 콘택홀이 형성되어 컬러 필터층 위쪽에 투명한 화소전극이 형성될 때 화소전극이 박막트랜지스터의 드레인 전극과 연결되는 형태로 이루어진다. 그리고, 반사형 액정표시장치에 대해서는 전계의 손실 등의 불리한 점이 있기 때문에 박막트랜지스터 위에 컬러 필터를 형성하는 경우를 고려하기 어려웠다.

발명이 이루고자하는 기술적 과제

본 발명은 상술한 바와 같은 반사형 액정표시장치에서 박막트랜지스터 위에 컬러 필터를 가지는 구성의 난점에도 불구하고 투과 모드와 반사 모드를 동시에 가지는 반사 투과 복합형 액정표시장치에서 박막트랜지스터 위에 컬러 필터를 가지는 액정표시장치를 형성하는 방법을 제공하는 것을 목적으로 한다.

또한, 기존의 반사 투과 복합형 액정표시장치를 형성하는 방식을 이용하여 전체적인 공정면에서 추가적인 부담 요소가 없이 박막트랜지스터 위에 컬러 필터를 가지는 액정표시장치를 형성하는 방법을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명은, 반사 투과 복합형 박막트랜지스터 액정표시장치에 있어서, 박막트랜지스터의 드레인 전극과 연결되는 화소전극이 절연성의 컬러 필터층을 중간에 두는 상부 투명전극층과 하부 반사전극층으로 이루어지는 것을 특징으로 한다.

본 발명에서 상기 반사전극층은 박막트랜지스터의 소오스/드레인 전극과 동일한 금속층으로 이루어지는 것이 공정의 단계를 줄일 수 있으므로 바람직하다.

단, 상부 투명전극층이 ITO(Indium Tin Oxide)일 경우 컬러 필터층에 형성된 콘택홀을 통해 연결되는 드레인 전극이 알미늄으로 이루어지면 투명전극층과 반사전극층 사이에 절연성의 알미늄 산화막이 형성되어 콘택저항이 증가하므로 반사전극층을 ITO와 접촉시에도 절연성 산화막이 형성되지 않는 금속으로 하거나 크롬-알미늄의 복층으로 하여 컬러 필터층에 콘택홀을 형성할 때 상부 알미늄층을 제거하여 크롬층을 노출시키는 방법을 사용하는 것이 바람직하다.

이하, 도면을 참조하면서 본 발명의 실시예를 통해 본 발명을 좀 더 살펴보기로 한다.

도 3은 본 발명의 일 실시예에서의 화소부 하부 기판의 단면을 나타내는 도면이다. 본 예에서의 박막트랜지스터는 바텀 게이트형이며 소오스/드레인 전극과 화소전극을 이루는 반사전극이 동일한 금속층으로 이루어진다. 특히 반사전극은 복층 금속으로 이루어지며 하층은 크롬층(39), 상층은 알미늄층으로 된 반사전극부(35)이다.

이런 구조를 형성하기 위해서 우선, 글래스 기판(10) 상에 금속층으로 게이트 패턴(11)을 형성한다. 게이트 패턴은 게이트 전극 및 게이트 라인과 게이트 패드를 포함하는 개념이다. 게이트 패턴을 위한 금속층 적층 전에 글래스 기판에 버퍼층을 형성할 수도 있다. 게이트 패턴이 형성된 기판에는 게이트 절연막(13)을 실리콘 질화막 혹은 실리콘 산화막으로 형성한다.

게이트 절연막(13) 위에는 대개 아몰퍼스 실리콘 같은 반도체층(15)을 형성하고 패터닝하여 활성영역을 남긴다. 그리고 일반적으로 반도체층 형성 후 패터닝 전에 오믹 콘택층(17)으로 불순물이 다량 함유된 실리콘층을 적층하고 활성영역을 패터닝을 통해 형성하면서 함께 오믹 콘택층 패턴도 형성한다. 그리고 크롬층(39) 및 반사전극부(35)를 차례로 적층하고 패터닝하여 소오스/드레인 전극과 소오스 전극에 연결되는 데이터 라인 및 드레인 전극과 연결되는 화소전극의 반사전극부를 얻는다.

본 예에서 도시되지 않지만 도1과 유사한 형태의 평면도를 가정하면 반사전극부가 형성되지 않은 화소부의 투과 영역은 반사전극부로 둘러싸인 섬(island)을 이루는 형태로 된다. 그 섬의 가운데를 절단한 본 도면(도3) 상에서 드레인 전극과 반사전극부는 분리되어 있지만 화소 영역의 다른 부분을 통해 서로 연결된 것이다. 그리고 소오스/드레인 패터닝 과정에 이어서 소오스/드레인 전극을 마스크로 오믹 콘택층(17)을 식각하여 반도체층(15) 채널이 완성된다. 컬러 필터(33)는 여러 가지 방법으로 형성할 수 있으나, 공정 편의를 위해 감광성 물질이 포함된 절연성의 안료나 염료 같은 착색층을 박막트랜지스터 구조가 형성된 기판에 도포하고 패터닝을 통해 해당 화소에 패턴을 남기는 방식으로 3개의 색상별로 형성한다.

먼저 블랙 매트릭스를 형성할 수도 있으며, 별도의 블랙 매트릭스 없이 컬러층만 형성할 수도 있다. 패터닝 과정에서 드레인 전극 혹은 드레인 전극과 연결된 반사전극부 일부를 노출시키는 콘택홀도 함께 형성하며 일단 콘택홀이 형성된 다음 콘택홀을 통해 노출된 반사전극부(35)를 제거하는 식각도 실시한다. 그리고 투명전극층을 적층하고 패터닝하여 화소전극의 투명전극부(31)를 형성한다.

투명전극부(31)는 화소의 대부분의 영역을 커버하며 반사전극부는 화소 영역의 일부를 커버하게 된다. 반사전극부 외의 화소 영역은 투과 모드로 운영된다.

도 4는 본 발명의 다른 실시예에서의 화소부 하부 기판의 단면을 나타내는 도면이다. 도3의 예와 같이 바텀 게이트형이며 컬러 필터층과 별도로 보호 절연막이 박막트랜지스터 위에 형성되어 있다.

본 예와 같은 구조를 형성하기 위해서는 도3의 예와 같은 과정을 통해 소오스/드레인 전극(19) 및 반도체층(15) 채널을 형성한다. 그러나 이때 화소전극의 반사전극부는 형성되지 않는다. 그리고 형성된 박막트랜지스터 구조 위에 보호막(23) 혹은 보호 절연막이 형성된다. 보호막(23) 패터닝 과정에서 드레인 전극 일부를 노출시키는 콘택홀을 형성한다. 그리고, 알미늄 등의 금속층을 적층 패터닝하여 콘택홀을 통해 드레인 전극과 연결되는 화소전극의 반사전극부(35)를 형성한다. 도3의 예와 같은 방법으로 해당 화소에 맞게 컬러 필터(33)를 형성한다. 이때 반사전극부 일부를 노출시키는 콘택홀을 형성하며, ITO, IZO(Indium Zinc Oxide) 등의 투명전극을 적층하고 패터닝하여 화소전극의 투명전극부(31)를 형성한다.

도5a 내지 도5d는 본 발명의 다른 실시예들에서의 화소부 하부 기판 단면을 나타내는 단면도들이다. 본 실시예들에서는 공통적으로 박막 트랜지스터 위로 상면에 집광용 렌즈 역할을 하는 패턴이 있는 보호막(23)을 형성하고 보호막의 드레인 부분에 홀을 형성하고 반사전극부(35)를 형성하고 반사전극부(35) 위로 컬러 필터(33)를 전반적으로 동일한 두께로 형성하고 다시 그 위로 투명전극부(31)를 형성하고 있다.

반사전극부(35)와 투명전극부(31)가 드레인과 전기적으로 접속되는 방법은 도5a에서는 보호막(23)과 컬러 필터(33) 모두의 드레인 부분에 콘택홀을 형성하여 박막트랜지스터의 드레인 전극 위에서 반사전극부(35)와 투명전극부(31)가 차례로 놓여 전기적으로 접속되고 있다. 전면적으로 적층된 반사막의 일부는 패터닝 과정에서 제거되어 투과영역을 가지는 반사전극부(35)가 된다. 보호막(23)은 실리콘 질화막, 유기절연막을 각각 혹은 적층하여 형성한다.

도5b에서는 도5a에 비해 반사전극부(35) 가운데 드레인 전극 부분의 일부는 제거되고 일부는 드레인 전극과 접속되어 제거된 부분을 통해서 투명전극부(31)가 드레인 전극과 접속되고 있다. 컬러 필터(33)도 드레인 전극 위쪽에서 일부 제거된다. 반사전극부(35)가 투명전극부(31)와 접할 때 부작용이 생길 수 있는 경우에 사용하는 것이 바람직하다.

도5c는 도5b에 비교할 때, 반사막을 드레인 전극 위쪽에서 모두 제거하여 반사전극부(35)가 드레인 전극과 닿지 않고 있으며, 컬러 필터(33)도 드레인 영역에서 제거되어 제거된 공간으로 투명전극부(31)가 드레인 전극과 전기적으로 연결되고 있다. 액정층에 전계를 형성하는 것은 투명전극부(31)가 담당하며 반사전극부(35)는 순수하게 반사막의 역할만을 하게 된다.

도5d는 드레인 영역 위쪽에서 보호막(23)에만 콘택 홀이 형성되어 이를 통해 반사전극부(35)와 드레인 전극이 접속되며 컬러 필터(33)층이 여타 부분에서 제거되어 콘택 홀을 만들고 이 콘택홀을 통해 반사전극부(35)와 투명전극부(31)가 전기적으로 접속된다.

도6은 본 발명의 또다른 실시예의 화소부 하부 기판 단면을 나타내는 단면도이다. 본 예에서는 박막트랜지스터가 탑 게이트형으로 이루어지며, 반도체층을 이루는 실리콘은 아몰퍼스 실리콘 외에 폴리실리콘으로 이루어질 수도 있다.

도6과 같은 구조를 형성하기 위해서는 우선, 기판(10)에 반도체층(15)을 형성한다. 반도체층(15)은 아몰퍼스로 형성하며 필요에 따라 레이저 어닐링 등의 방법으로 폴리실리콘으로 변화시킬 수 있다. 즉, 도5의 구성은 폴리실리콘형과 아몰퍼스형 박막트랜지스터 액정표시장치에 모두 적용될 수 있다. 반도체층 형성 전에 버퍼층을 먼저 형성할 수도 있다. 반도체층을 패터닝하여 활성영역을 형성하고 기판 전면에 게이트 절연막(13)을 실리콘 산화막으로 적층한 다음 게이트 패턴(11)을 형성한다. 게이트 패턴이 형성된 기판 전면에 다시 실리콘 질화막으로 이루어진 층간 절연막(23)을 형성하고 패터닝을 통해 게이트 패턴(11) 위로 형성된 층간 절연막(23)과 게이트 절연막(13)을 식각하고 활성영역의 소오스/드레인 각각의 일부를 노출시키는 콘택홀을 형성한다.

콘택홀을 포함하는 기판 전면에 금속층을 적층하고 패터닝한다. 이때 패터닝을 통해 소오스/드레인 전극(19) 및 화소전극의 반사전극부(35), 소오스 전극과 연결되며 소오스 영역에 신호를 전하는 데이터 라인을 형성한다. 반사전극부(35)는 단일 금속 혹은 복층 금속으로 형성되는 데 투명전극층과의 관계를 고려하여 적절한 재질을 선택한다. 바람직하게는 금속층은 크롬층과 알루미늄층을 차례로 형성한 복층이며, 반사전극부(35) 형성 후 컬러 필터(33)를 형성하는 과정에서 컬러 필터에 콘택홀이 형성되면 컬러 필터(33)를 식각 마스크로 알루미늄층을 제거하여 크롬이 드러나게 한 다음 투명전극층을 적층하고 패터닝하여 화소전극의 투명전극부(31)를 형성한다.

각 예에서 별도의 블랙 매트릭스층 형성 단계는 언급하지 않았으나 컬러 필터층과 같은 방법으로 컬러 필터층보다 먼저 형성하는 것이 바람직하다. 컬러 필터층을 통해 빛이 통과하게 되므로 컬러 필터층은 투명층 혹은 반투명층으로 이루어져야 한다. 그리고 컬러 필터층과 투명전극부 사이에는 평탄화를 위한 별도의 유기 절연막을 둘 수도 있다.

발명의 효과

본 발명에 따르면, 반사 투과 복합형 박막트랜지스터 액정표시장치의 화소전극 특성을 살려서 일반 반사형 박막트랜지스터 액정표시장치에서는 설치에 곤란함이 있는, 박막트랜지스터 위에 컬러 필터층을 형성하는 구조를 공정의 추가적인 부담 없이 형성할 수 있게 된다.

(57) 청구의 범위

청구항 1

반사 투과 복합형 박막트랜지스터 액정표시장치에 있어서,

컬러 필터층이 기판 상의 박막트랜지스터 위로 형성되고,

상기 박막트랜지스터의 드레인 전극과 전기적으로 연결되는 화소전극을 이루는 투명전극부와 반사전극부가 각각 상기 컬러 필터층 위와 아래에 위치하는 것을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 반사전극부는 상기 박막트랜지스터의 소오스/드레인 전극과 동일한 금속층으로 이루어지며 동시에 패터닝을 통해 형성된 것임을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 투명전극부는 ITO(Indium Tin Oxide)로 이루어지고,

상기 반사전극부는 크롬과 알루미늄을 차례로 적층한 복수 금속층으로 이루어지며,

상기 컬러 필터층에 형성된 콘택홀 자면에서는 상기 반사전극부의 알루미늄층이 제거되어 상기 투명전극부가 상기 콘택홀을 통해 상기 드레인 전극 혹은 상기 반사전극부의 크롬층과 연결되는 것을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 4

제 2 항 또는 제 3 항에 있어서,

상기 박막트랜지스터는 바텀 게이트형인 것을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 5

제 2 항 또는 제 3 항에 있어서,

상기 박막트랜지스터는 탑 게이트형이며 채널을 이루는 반도체층은 아몰퍼스 실리콘층 혹은 폴리실리콘

층으로 이루어진 것을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 반사전극부는 박막트랜지스터 위에 적층된 보호 절연막과 컬러 필터층 사이에 형성되는 것을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 7

제 6 항에 있어서,

상기 보호 절연막 상면은 집광 효율을 높이기 위한 렌즈를 구성하는 굴곡이 형성되는 것을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 보호 절연막과 상기 컬러 필터층의 상기 드레인 전극 영역에는 콘택 홀이 형성되어 상기 드레인 전극에 상기 반사전극부와 상기 투명전극부가 차례로 쌓여 전기접속되는 것을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정 표시장치.

청구항 9

제 7 항에 있어서,

상기 보호 절연막, 상기 반사전극부 및 상기 컬러 필터층의 상기 드레인 전극 영역에는 콘택 홀이 형성되어 상기 투명전극부가 직접 상기 드레인 전극에 접속되는 것을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 10

제 7 항에 있어서,

상기 보호 절연막의 상기 드레인 전극 영역에서 콘택 홀이 형성되며 상기 컬러 필터층의 소정 영역에서 콘택 홀이 형성되어 상기 반사전극부는 상기 드레인 전극과 접속되고 상기 투명전극부는 상기 반사전극부와 접속되는 것을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 11

글래스 기판,

상기 기판에 형성된 게이트 전극,

상기 게이트 전극을 포함하는 기판상에 적층된 게이트 절연막,

상기 게이트 전극 위로 상기 게이트 절연막 상의 소정 영역에 형성되어 박막트랜지스터의 소오스/드레인 영역 및 채널이 되는 반도체층,

상기 반도체층 위에 형성되며 상기 게이트 전극 위쪽의 상기 채널과 겹치는 부분이 제거되어 서로 분리된 오믹 콘택층과 소오스/드레인 전극,

상기 소오스/드레인 전극 위로 형성되는 컬러 필터층 및

상기 드레인 전극과 전기적으로 연결되며 상기 컬러 필터층 하부에서 반사판을 형성하는 반사전극부와, 상기 드레인 전극과 전기적으로 연결되며 상기 컬러 필터층 위에 상기 반사판 영역과 겹치면서 더 넓게 형성되는 투명전극부를 포함하는 화소전극을 구비하여 이루어지는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 반사전극부는 상기 박막트랜지스터의 소오스/드레인 전극과 동일한 금속층으로 동시에 패터닝을 통해 형성되는 것임을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

청구항 13

제 12 항에 있어서,

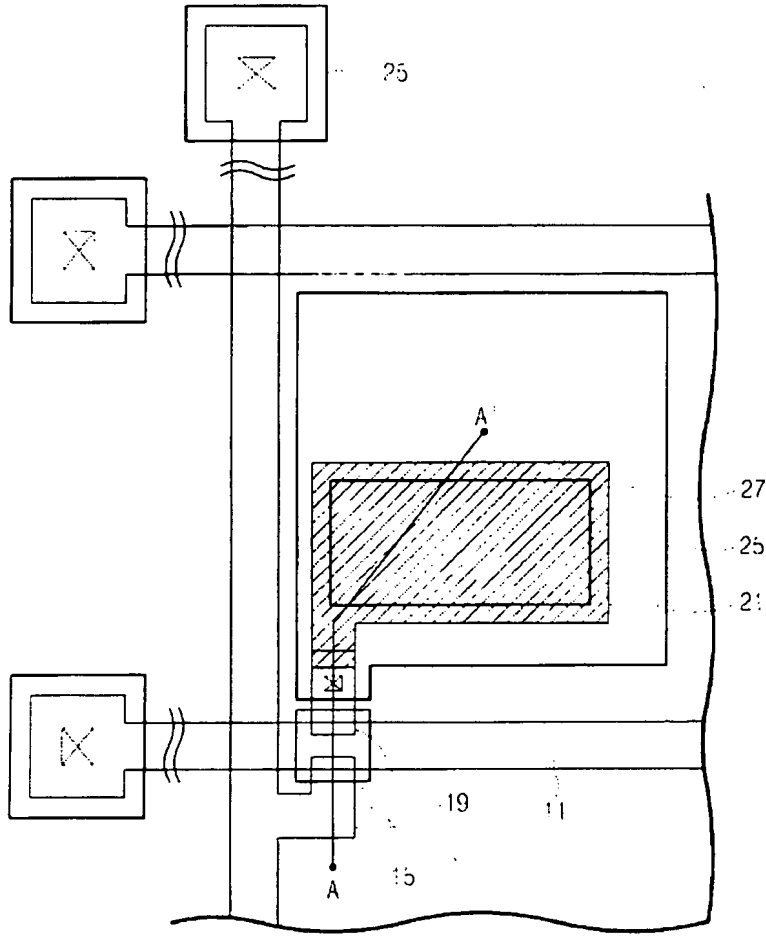
상기 투명전극부는 ITO(Indium Tin Oxide)로 이루어지고,

상기 반사전극부는 크롬과 알루미늄을 차례로 적층한 복수 금속층으로 이루어지며,

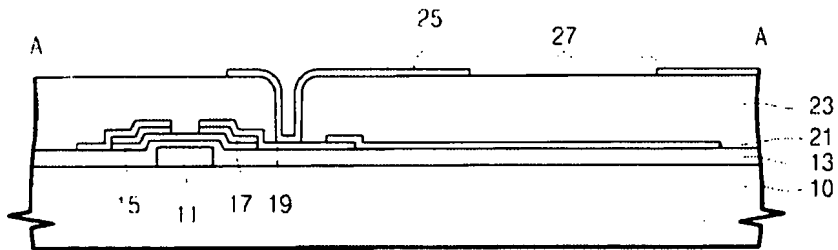
상기 컬러 필터층에 형성된 콘택홀 저면에서는 상기 반사전극부의 알루미늄층이 제거되어 상기 투명전극부가 상기 콘택홀을 통해 상기 드레인 전극 혹은 상기 반사전극부의 크롬층과 연결되는 것을 특징으로 하는 반사 투과 복합형 컬러 박막트랜지스터 액정표시장치.

도면

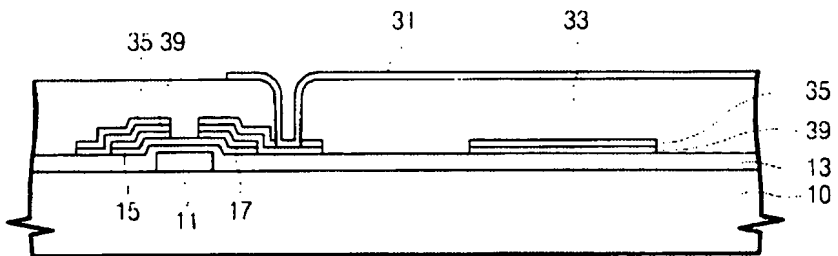
도면1



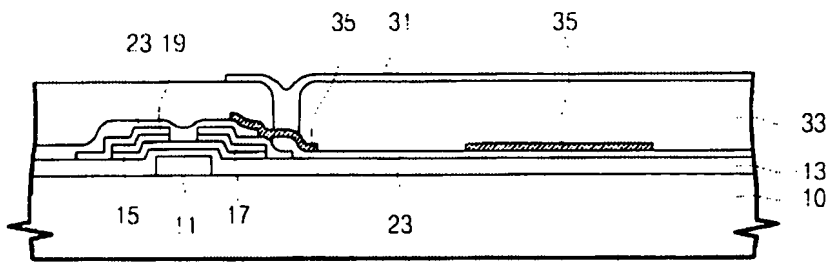
도면2



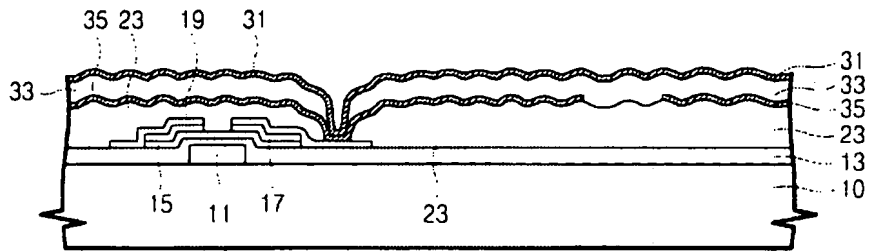
도면3



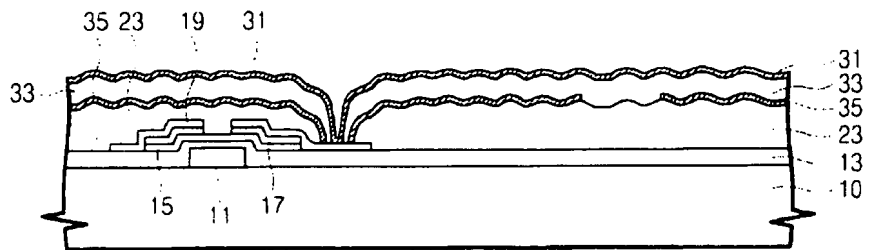
도면4



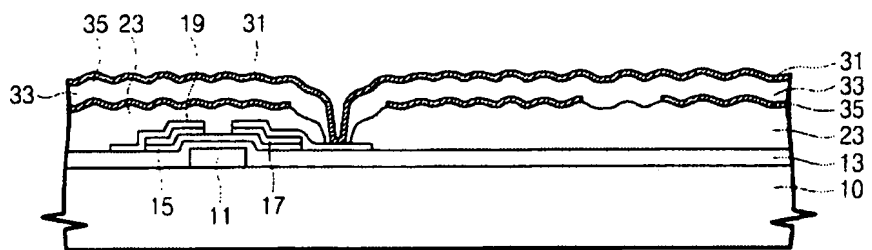
도면5a



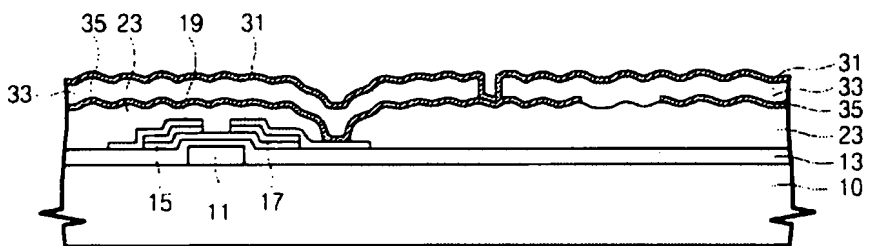
도면5b



도면5c



도면5d



도면6

